## PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2000-122890

(43)Date of publication of application: 28.04.2000

(51)Int.CI.

G06F 11/22 G01R 31/28 G06F 17/50 H03K 19/177

(21)Application number: 10-289039

(71)Applicant : DAINIPPON PRINTING CO

LTD

(22)Date of filing:

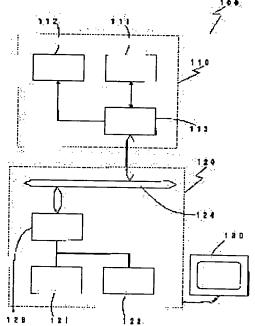
12.10.1998

(72)Inventor: MASUDA KENJI

(54) CIRCUIT TRIAL PRODUCTION DEVICE AND CIRCUIT VERIFYING DEVICE (57) Abstract:

PROBLEM TO BE SOLVED: To provide a circuit trial production device which realizes its function only by programming designed circuit data to an FPGA and is also recycled and further to provide a circuit verifying device which uses such a circuit trial production device, programs to the FPGA by a PC and also verifies an obtained circuit.

SOLUTION: This circuit verifying device 100 which uses a PC (abbreviation for Personal Computer) 120 and verifies a circuit programmed to an FPGA (abbreviation for Field Programmable Gate Array) has a circuit trial production part 110 provided with an interface part 113 for being connected to expansion buses such as a PCI bus and an ISA bus existing in the



PC 120, an FPGA 111 for realizing a designed circuit and an FPGA programming part 112 for programming the FPGA 111 and the PC 120, programs the FPGA 111 according to a signal from the PC 120 through the interface part 113 of the part 110 to build a prototype of a circuit to be verified, also inputs to a circuit to be verified according to an input signal from the PC 120 and obtains an output signal from the circuit to be verified to perform verification.

#### **LEGAL STATUS**

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application

[Kind of final disposal of application other than the examiner's decision of

rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

# 公開特許公報フロントページ

(11)公開番号:特開2000-122890 (43)公開日: 2000年04月28日

(51)Int.CI.7

G06F 11/22 330 G01R 31/28 G06F 17/50

G06F 17/50 H03K 19/177

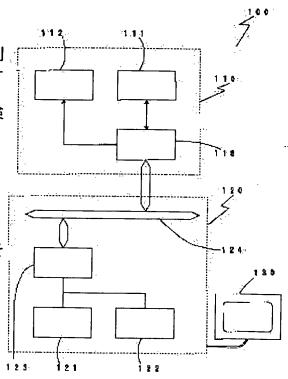
(21)出願番号:特願平10-289039 (71)出願人:大日本印刷株式会社

(22)出願日: 1998年10月12日 (72)発明者: 增田 健二

### (54) 回路試作装置および回路検証装置

#### (57)【要約】

【課題】設計した回路データをFPGAにプログ ラムするだけでその機能を実現でき、且つ再利 用できる回路試作装置を提供する。更には、そ のような回路試作装置を用い、PCにより、FP GAにプログラムでき、且つ、得られた回路を検 証することができる回路試作装置を提供する。 【解決手段】PC(Personal Computerの略 語)を用い、FPGA(Field Programmable G ate Arrayの略語)にプログラムされた回路を 検証する回路検証装置であって、PC内部にあ るPCIバスやISAバス等の拡張バスに接続す るためのインターフェース部と、設計した回路を 実現するためのFPGAと、このFPGAをプログ ラムするためのFPGAプログラム部とを備えて いる回路試作部と、PCとを有し、回路試作部 のインターフェース部を介して、PCからの信号 により、FPGAをプログラムして検証する回路 を試作し、且つ、PCからの入力信号により、該「は」



検証する回路に入力を行い、該検証する回路からの出力信号を得て検証を行うものである。

### リーガルステータス

【審査請求日】

【拒絶査定発送日】

【最終処分種別】

【最終処分日】

【特許番号】

【登録日】

【拒絶査定不服審判番号】

## 【拒絕査定不服審判請求日】 【本権利消滅日】

Copyright (C); 1998,2000 Japan Patent Office